

СОВРЕМЕННАЯ ЭЛЕКТРОНИКА ♦ № 9 2016

САПР печатных плат Cadence для проектирования скоростных плат. Поддерживается импорт из P-CAD*

- * закажите новый каталог ПО 2016 г.
- * ознакомьтесь с новым релизом 17.2
- * запросите новые цены на САПР Allegro, OrCAD и Sigrity
- * получите скидку до конца 2016 г.



Маршрут проектирования
печатных плат Cadence:
«От идеи
до готового решения»

Cadence® OrCAD®
схемный ввод и разработка
печатных плат

Cadence® Allegro®
продвинутая
и высокоскоростная
трассировка

Cadence® PSpice®
аналого-цифровое
моделирование
и анализ надежности

Cadence® Sigrity™
моделирование целостности
сигналов и питаний

Эта плата разработана в САПР
Allegro. У вас тоже сложные платы?
Берите Allegro и получайте результат
быстро и качественно. Для плат
попроще – берите недорогой OrCAD.

ООО «ПСБ СОФТ»
г. Москва
www.pcbsoft.ru
info@pcbsoft.ru
+7 (499) 558-02-54
+7 (800) 333-97-22



В 2015 году компания **Cadence Design Systems, Inc.** подписала контракт с новым официальным дистрибьютором – компанией **PCB SOFT** (группа компаний **PCB technology**). С 2016 года компания **PCB SOFT** является единственным официальным дистрибьютором программного обеспечения **Cadence** в России, Беларуси и Казахстане.

В честь своего 5-ти летнего юбилея компания **PCB SOFT** продлевает скидки до конца 2016 года для заказчиков на продукты **OrCAD** (вся линейка), **Allegro** (вся линейка) и **Sigrity** (линейка моделирования SI/PI на печатных платах).

Компания **PCB SOFT** предлагает дополнительные услуги по конвертации старых проектов и библиотек в формат **OrCAD/Allegro** из **P-CAD2006**, **Altium**, **Mentor**, разработке новых библиотек, переобучению специалистов по ускоренной программе, а также настройку и русификацию САПР **Cadence** для стыковки с **PLM/PDM**, механическими САПР и требованиями ЕСКД.

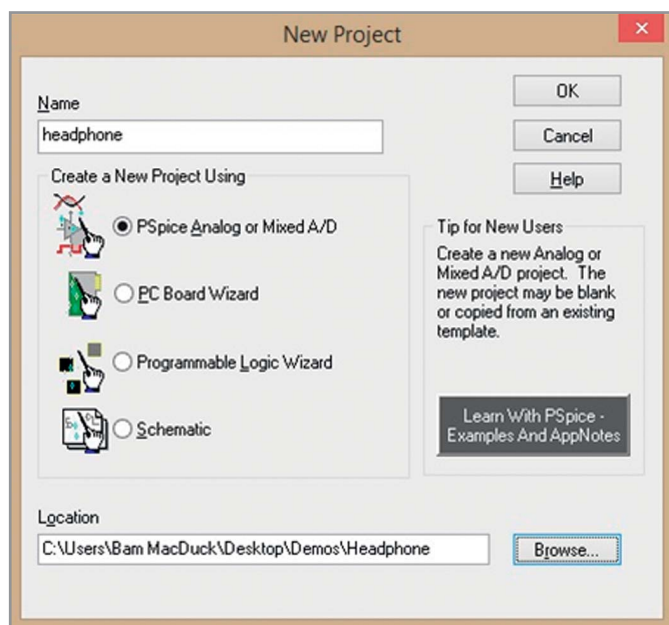


Рис. 2. Создание нового проекта

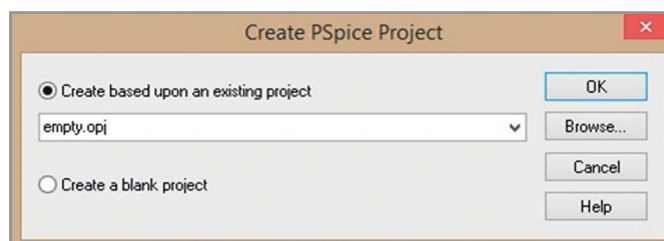


Рис. 3. Выбор шаблона проекта

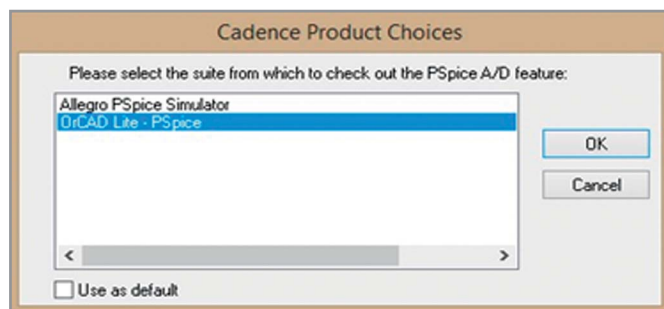


Рис. 4. Выбор САПР из доступных вариантов

но выбрать самый простой вариант – OrCAD Lite (см. рис. 4).

Добавление библиотек к проекту

Работа со схемой начинается с выбора и добавления библиотек. Для этого раскройте последовательно закладки в дереве проекта и найдите лист Page 1. Откройте его двойным щелчком левой кнопки мыши (ЛКМ) и выберите команду Place > Part из меню либо из панели инструментов. Затем нажмите кнопку добавления необходимых библиотек (см. рис. 5).

Когда откроется окно проводника для выбора библиотек, перейдите в папку C:\Cadence\SPB_17.2, затем в папку tools\Capture\library\pspice (см. рис. 6), где будут находиться библиотеки со spice-моделями. Добавьте их все, выделив первую 1_shot и, зажав

кнопку Shift, последнюю Zetex (выделятся все между ними). Далее нажмите кнопку Открыть. Указанные пути к библиотекам используются по умолчанию при установке программ. Если при установке они были изменены, следует ориентироваться на новые корневые каталоги.

Размещение символов

В качестве основы используется готовая схема, приведённая на рисунке 1. Используя её, нарисует собственную в схемном редакторе Capture. Конечно же, точное размещение элементов не требуется, но необходимо следить за взаимным подключением компонентов, чтобы получить идентичный результат. После того как были добавлены библиотеки, выберите символ POT (переменный резистор)

из библиотеки Breakout. Для этого в меню Place > Part в окне Part нужно написать POT. Это позволит перейти к данному компоненту в списке. Необходимо следить за тем, чтобы в списке ниже была выбрана необходимая библиотека (её имя должно иметь синий фон). Когда символ выбран для размещения, его можно поворачивать с помощью клавиши R или команды Rotate из меню, вызываемого нажатием правой кнопки мыши (ПКМ). Разместите все переменные резисторы, а затем прервите команду с помощью нажатия Esc или ПКМ > End Mode.

Двойным нажатием на символ откройте таблицу с его свойствами и поменяйте значение Value с первоначального 1k на 50k. Либо можно выделить сам параметр, два раза нажать на

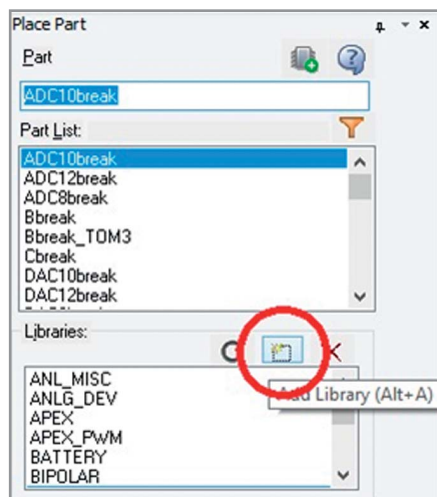


Рис. 5. Выбор необходимых библиотек из стандартного набора

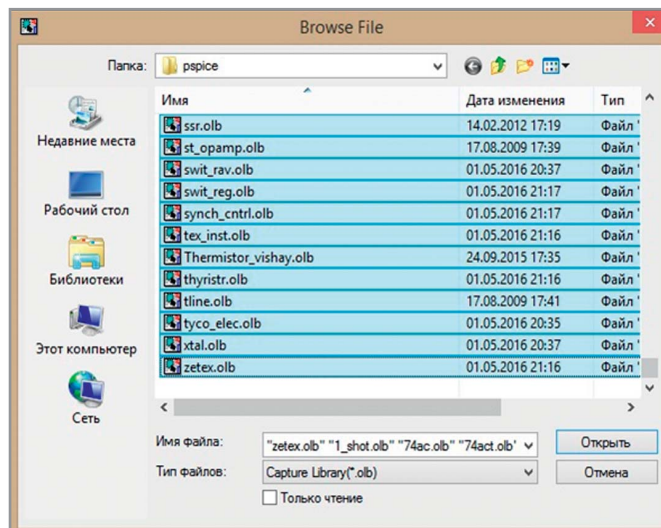


Рис. 6. Просмотр пути к файлам доступных библиотек

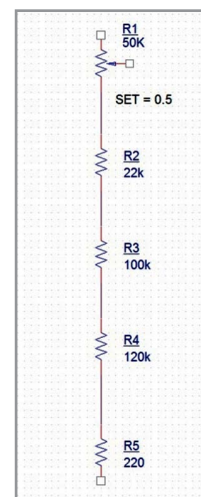


Рис. 7. Размещение резисторов на схеме

текст 1k, поменять его значение на 50k и сохранить изменения нажатием ОК. Текст и символы на схеме можно перемещать, выполнив выделение одиночным нажатием ЛКМ, а затем перетягивая их на нужное место. Сохраните внесённые изменения, используя команду File > Save.

Теперь разместим подобным образом обычные резисторы, используя символ R из библиотеки Analog. Резисторы можно размещать, накладывая концы их выводов друг на друга. Тогда они будут сразу же соединяться. Останется только растянуть их на нужное расстояние. Можно поставить несколько резисторов, добавить им необходимые номиналы, а остальные, такие же, вставить, используя копирование. Для этого выделите символ и потяните его с зажатой кнопкой Ctrl. В итоге должна получиться цепочка, подобная изображённой на рисунке 7.

После резисторов разместите конденсаторы C1...C3. Поскольку речь касается моделирования в PSpice, используются неполяризованные конденсаторы. В реальной плате с большими номиналами могут потребоваться электролиты, но сейчас это не играет роли. Используйте символы C из библиотеки Analog, укажите у них необходимые номиналы. В случае если позиционные обозначения были указаны вручную, они будут подчёркнуты. Позже, после проведения перенумерации, подчёркивание пропадёт. Если понадобится, для соединения выводов используйте команду Place Wire. Её можно вызвать нажатием клавиши W либо из меню Place > Wire, либо нажатием кнопки на панели инструментов. Нажав ЛКМ, начинаем вести цепь из конца вывода компонента. Также используем нажатия ЛКМ для прокладки пути. Необходимо обратить внимание на места пересечения проводников: в случае подключения их друг к другу там должна появляться соединительная точка.

Перейдём к размещению транзисторов. При размещении транзистора BC212 PNP можно выполнить его зеркальное отражение через нажатие ПКМ > Mirror Vertically. Оба компонента, BC182BP и BC212BP, находятся в библиотеке Zetex.

Остаётся дорисовать правую часть схемы, используя транзисторы TIP41 и TIP42 из библиотеки Pwrtbjt и резисторы из библиотеки Analog. Проследите

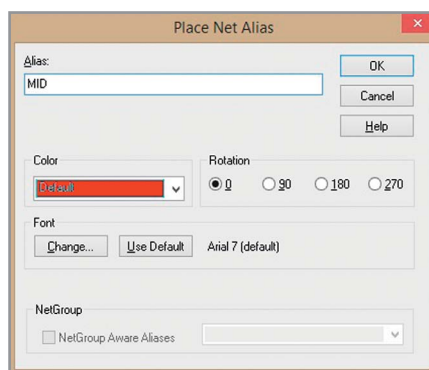


Рис. 8. Выполнение команды Place > Net Alias (присвоить имя цепи)

за расположением эмиттера у транзисторов и при необходимости используйте команды по зеркальному отражению, которые вызываются из контекстного меню нажатием ПКМ.

Именованые цепей

Всем соединениям, которые нарисованы на схеме, автоматически присваивались названия в формате N плюс индивидуальный номер. Чтобы в дальнейшем было легче ориентироваться, можно задать цепям другие имена. Для этого необходимо воспользоваться командой Place > Net Alias (можно вызвать её нажатием клавиши N). Окно команды изображено на рисунке 8.

Сверху окна указывается новое имя цепи. При желании можно указать цвет и ориентацию названия. Введём MID и нажмём ОК. Новое имя будет прикреплено к курсору, пока его не назначат какой-либо цепи. Следует помнить следующие нюансы. Если название цепи заканчивается на номер, то при расстановке его на схеме, будет происходить автоматическое увеличение номера (после A0 будет присвоено A1 и так далее). Также надо помнить, что, если двум отдельным цепям на одном листе будет присвоено одно и то же название, то в дальнейшем они будут считаться электрически соединёнными, даже если они не связаны линией. Назначим название MID цепи на стыке двух выходных транзисторов справа (см. рис. 1).

Добавление источников питания и символа земли

Для завершения схемы добавим источники питания. Добавьте символ VSIN из библиотеки Source (V1 на рисунке 1) и задайте ему параметры VOFF=0, VAMPL=10m, FREQ=1k и AC=1.

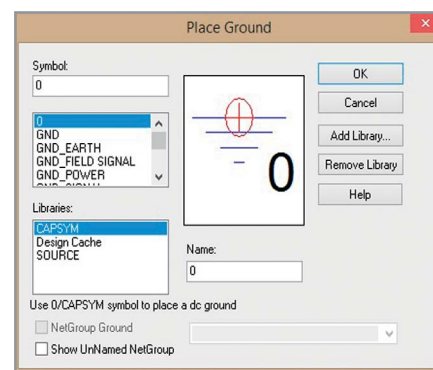


Рис. 9. Символ земли в стандартной библиотеке

Это будет обозначать источник синусоидального напряжения с амплитудой 10 мВ и частотой 1 кГц для моделирования переходных процессов, а также источник напряжения в 1 В для моделирования AC Sweep. Подробно о них будет рассказано в следующих статьях. Добавляем символ VDC из библиотеки Source (V2 на рисунке 1). Заменяем ему значение 0Vdc на 20 (PSpice-симулятор «знает», что это величина постоянного напряжения, поэтому суффиксами Vdc или V можно пренебречь).

Остаётся добавить символ земли, который необходим в PSpice-моделировании для задания 0 в схеме. Он находится в библиотеке Capsym. Для этого используйте команду Place > Ground (см. рис. 9).

После этого назначьте имена цепям IN, OUT и VPP, используя команду Place > Net Alias. Во время размещения можно нажать Ctrl+E для входа в меню команды и задания новых имён.

Перенумерация компонентов

Чтобы обозначения располагались по порядку сверху-вниз, необходи-

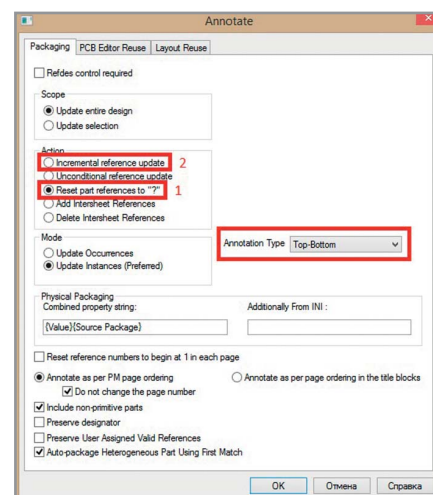


Рис. 10. Выполнение автонумерации компонентов

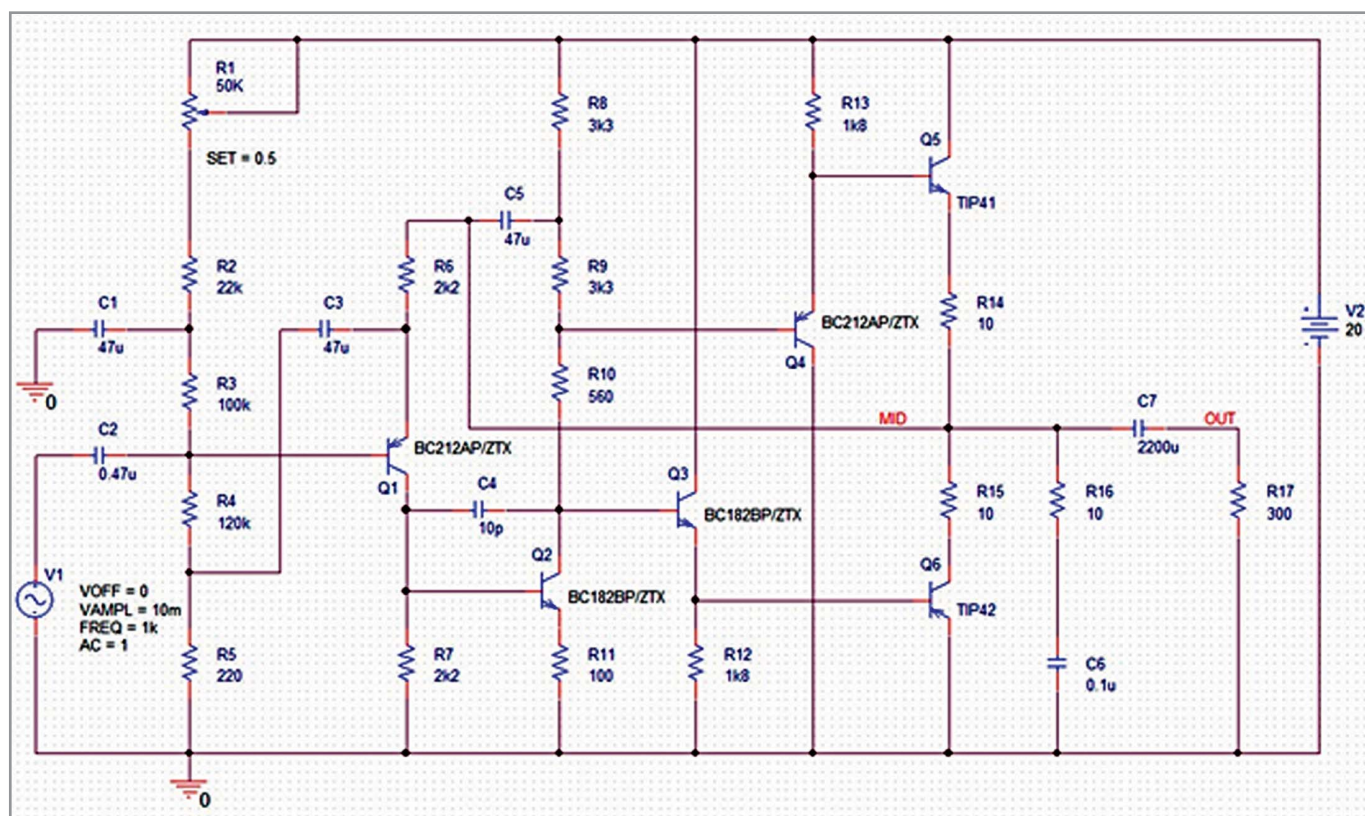


Рис. 11. Схема после перенумерации компонентов

мо выполнить перенумерацию компонентов. Для этого выделите проект `headphone.dsn` в дереве проекта и запустите команду `Tools > Annotate...` с настройками, как это показано на рисунке 10. Сначала сбросьте все значения, используя пункт `Reset part`

reference to «?», затем пронумеруйте, переключившись на `Incremental reference update` с опцией `Annotate type – Top-Bottom`. Результат перенумерации показан на рисунке 11. На этом можно закончить и сохранить проект (`File > Save`).

ЗАКЛЮЧЕНИЕ

Выполнив описанные действия, вы создали схему, содержащую все необходимые для работы усилителя звука компоненты. В следующей статье будет описано моделирование работы полученной схемы.

