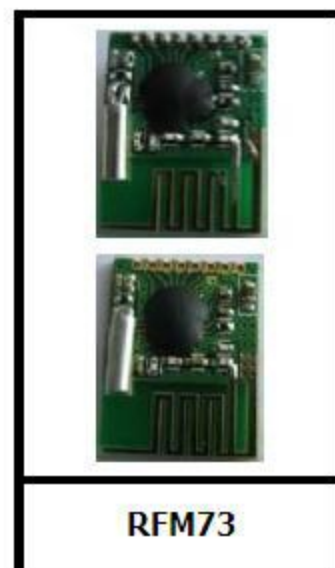


Радиомодуль RFM73

Характеристики

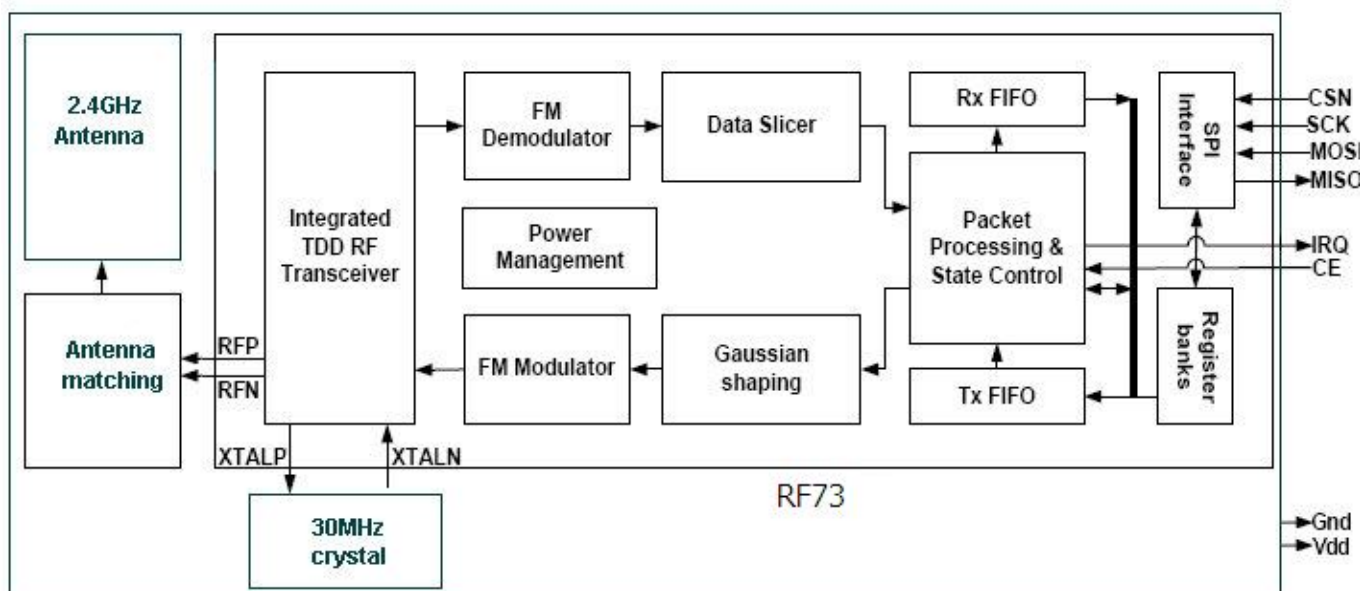
- Рабочие частоты 2400-2483.5 МГц.
- Поддержка скорости передачи данных 250кбит/сек, 1 Мб/сек и 2 Мб/сек.
- Программируемая выходная мощность.
- Низкое энергопотребление.
- Точность кварца 16 МГц +/- 60ppm.
- Длина пакетов данных от 1 до 32 байт.
- Автоматическая обработка пакетов.
- 6 каналов данных от 1 до 6 сетей.
- Электропитание от 1.9 до 3.6 В.
- 4-контактный интерфейс SPI с максимальной тактовой частотой 8 МГц.
- Компактный 20-контактный кристалл размером 3х3 или 4х4мм в корпусе QFN.



Области применения

- Беспроводная периферия ПК.
- Беспроводные мыши и клавиатуры.
- Беспроводные игры.
- Беспроводное озвучивание.
- Телефоны и беспроводные гарнитуры.
- Пульты дистанционного управления.
- Бытовая электроника.
- Домашняя автоматика.
- Игрушки.
- Различные развлечения.

Блочная схема радиомодуля



Содержание

1. Общее описание.	.2
2. Аббревиатуры.	.2
3. Информация о контактах	.3
4. Основы управления	.4
• Диаграммы основ управления	.4
• Режим пониженного энергопотребления	.5

• Режим ожидания-I	.5
• Режим ожидания-II	.5
• Режим TX	.5
• Режим RX	.5
5. Обработка пакетов	.6
• Формат пакета	.6
• Преамбула	.6
• Адрес	.6
• Пакет управления	.6
• Информационный пакет	.7
• Контрольная сумма	.7
• Обработка пакетов	.7
6. Данные и интерфейс управления	.8
• TX/RX FIFO	.8
• Прерывания	.8
• Интерфейс SPI	.8
• Команды SPI	.8
• Синхронизация SPI	.10
7. Регистровая карта	.11
• Регистры банка 0	.11
• Регистры банка 1	.16
8. Электрические характеристики	.17
9. Схема типового применения	.18
10. Конструктивная информация	.19
11. Информация для заказа	.20
12. Контактная информация	.21

Общее описание

Модуль RFM73 это GFSK трансивер, работающий в широкой полосе частот 2400-2483,5 МГц ISM диапазона. Пакетный режим передачи данных при скорости 2 Мб/сек, делают их пригодными для приложений, требующих ультра низкой мощности потребления. Встроенный процессор обработки пакетов даёт возможность их полноценной эксплуатации с очень простыми МК как радио системы. Автоматическая повторная передача и автоматическое подтверждение даёт возможность достоверной передачи данных без вмешательства в процесс микроконтроллеров.

RFM73 работает в режиме TDD, как передатчик или как приемник. ВЧ канал определяет частоту центрального канала, используемого в RFM73. Частота задается в регистре RF_CH в банке 0 по следующей формуле: $F_0 = 2400 + RF_CH$ (МГц). Переключение частотных каналов производится с шагом 1 МГц. Передатчик и приемник должны быть запрограммированы на один и тот же частотный канал, чтобы иметь возможность общаться друг с другом. Выходная мощность RFM73 устанавливается RF_PWR битами в регистре RF_SETUP.

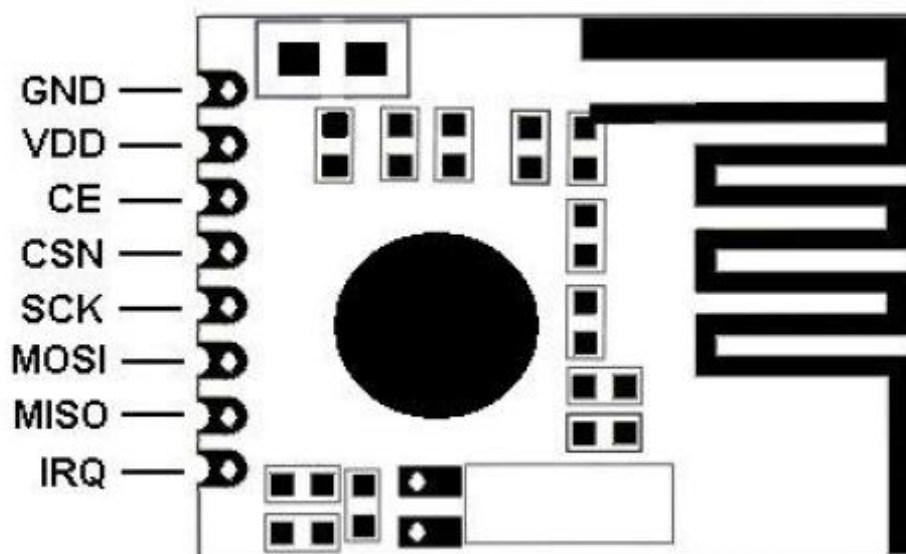
Демодуляция осуществляется вместе с разделением полученных данных и битовой логикой восстановления. Передача данных может программироваться следующими значениями скорости, 250 Кб/сек, 1 Мб/сек или 2 Мб/сек RF_DR_HIGH и RF_DR_LOW битами регистра. Передатчик и приемник должны быть запрограммированы на одну скорость передачи.

Аббревиатуры

ACK	Автоматическое подтверждение
ARC	Автоматический подсчет ретрансляций
ARD	Задержка автоматической передачи
CD	Обнаружение несущей
CE	Включение чипа
CRC	Циклическая проверка избыточности
CSN	Выбор чипа
DPL	Динамическая длина пакетов
FIFO	Первый пришёл - первым вышел
GFSK	Гауссова частотная манипуляция
GHz	Гигагерц
LNA	Усилитель с низким уровнем шума
IRQ	Запрос прерывания

ISM	Промышленное, научное и медицинское применение
LSB	Младший бит байта
MAX_RT	Максимальная ретрансляция
Mbps	Мегабит в секунду
MCU	Блок микроконтроллера
MHz	Мегагерц
MISO	Выход ведомого для ведущего
MOSI	Вход ведомого от ведущего
MSB	Старший бит байта
PA	Усилитель мощности
PID	Пакет идентификации битов
PLD	Ёмкость пакета
PRX	Основной приёмник
PTX	Основной передатчик
PWD_DWN	Минимальное энергопотребление
PWD_UP	Включение электропитания
RF_CH	Радиочастотный канал
RSSI	Индикатор уровня принимаемого сигнала
RX	Приём
RX_DR	Чтение принятых данных
SCK	Синхронизация SPI
SPI	Последовательный периферийный интерфейс
TDD	Дуплексное временное разделение
TX	Передача
TX_DS	Передаваемые данные отправлены
XTAL	Кварцевый резонатор

Информация о контактах



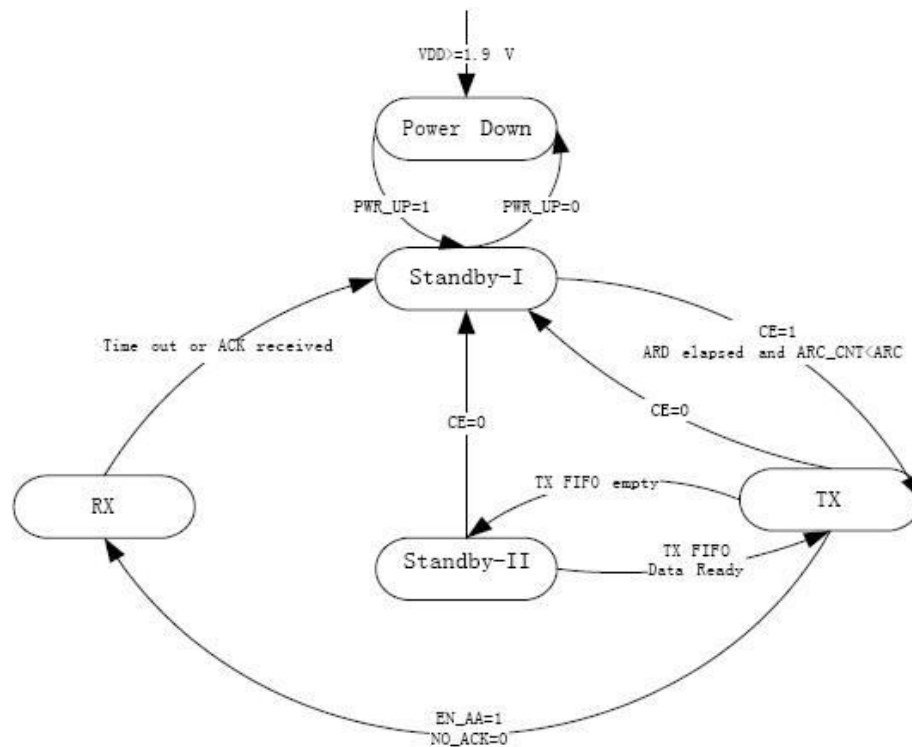
Имя	Назначение	Описание
GND	Общий вывод	(0 В)
VDD	Электропитание	Напряжение от 1,9 – 3,6 В
CE	Логический вход	Переключение режимов приёма и передачи
CSN	Логический вход	SPI выбор чипа низким уровнем
SCK	Логический вход	Синхронизация SPI
MOSI	Логический вход	Входные данные SPI
MISO	Логический выход	Выходные данные SPI
IRQ	Логический выход	Запрос прерывания

Основы управления

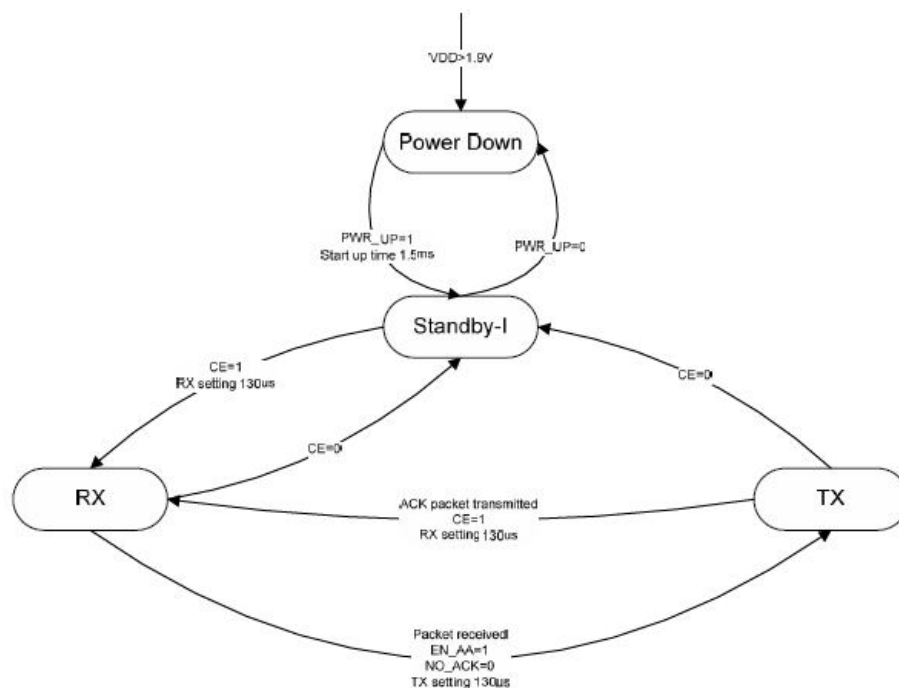
Диаграммы основ управления

- Сигнальные выводы: VDD, CE.
- SPI регистры: PWR_UP, PRIM_RX, EN_AA, NO_ACK, ARC, ARD.
- Системная информация: Тайм-аут, ACK получено, ARD истекло, ARC_CNT, TX FIFO пуст, ACK переданного пакета получен.

RFM73 имеет встроенный автомат, который контролирует состояния перехода между различными режимами. Если функция автоматического подтверждения отключена, состояние перехода будет полностью контролироваться МК.



PTX (PRIM_RX=0) основная схема управления.



PRX (PRIM_RX=1) основная схема управления.

Режим пониженного энергопотребления

В режиме пониженного энергопотребления и в режиме сна RFM73 имеет минимальное потребление тока. SPI интерфейс продолжает работать в этом режиме, и все значения регистров доступны по SPI. Понижение энергопотребления вводится путем сброса PWR_UP бита в CONFIG регистре.

Режим ожидания - I

Установка в лог. 1 PWR_UP бита в CONFIG регистре, и установка на входе CE лог. 0, устройство переходит в режим ожидания - I. Режим ожидания - I используется, чтобы минимизировать средний расход ток при сохранении времени короткого запуска. В этом режиме кварцевый генератор находится в активном состоянии. Это тот режим, в который RFM73 возвращается из TX или RX режимов, когда CE в низком состоянии.

Режим ожидания - II

В режиме ожидания - II устройства модуля более активны, чем в режиме ожидания - I, что соответственно приводит к большему потреблению тока. В режиме ожидания - II, когда CE в высоком состоянии устройство находится в PTX режиме с пустым буфером TX FIFO. Если новый пакет будет загружен в TX FIFO, устройство автоматически перейдет в режим TX и пакет будет передан.

Режим TX

- Устройство в режиме PTX (PRIM_RX=0)

Режим TX является активным режимом, в котором устройство в состоянии PTX передает пакеты из буфера. Чтобы войти в этот режим из режима пониженного энергопотребления, в устройстве PTX необходимо установить PWR_UP бит в лог.1, PRIM_RX бит в лог.0, загрузить пакет в буфер TX FIFO, подать импульс с высоким уровнем на вход CE длительностью не менее 10 мксек.

Устройство PTX остается в режиме TX, пока не завершится передача текущего пакета. Если на входе CE установлен лог. 0 устройство возвращается в режим ожидания - I. Если оставить на входе CE лог. 1, то следующие действия определяются статусом буфера TX FIFO. Если буфер TX FIFO не пустой то устройство PTX остается в режиме TX, для передачи следующих пакетов. Если буфер TX FIFO пуст, устройство PTX переходит в режим ожидания - II. Это важно не оставаться в режиме TX больше чем на 4 мсек.

Если автоматическая ретрансляция включена (EN_AA=1) и требуется автоматическое подтверждение (NO_ACK=0), устройства PTX переходит из TX в режим ожидания - I, если ARD время прошло и количество повторных передач меньше ARC.

- Устройство в режиме PRX (PRIM_RX=1)

Устройство PRX будет переходить в режим TX из RX режима только при EN_AA=1 и NO_ACK=0 в полученном пакете, пакет для передачи подтверждения грузится в буфер TX FIFO.

Режим RX

- Устройство в режиме PRX (PRIM_RX=1)

Режим RX является активным режимом, при котором модуль RFM73 настроен на радиоприём. Для перехода в этот режим из режима ожидания - I, в устройстве PRX PWR_UP и PRIM_RX биты должны быть установлен в лог.1 и на выводе CE установлен высокий уровень. Или устройство PRX может войти в этот режим из TX режима после передачи пакета подтверждения, когда EN_AA=1 и NO_ACK=0 в полученном пакете.

В этом режиме приемник демодулирует сигналы, из канала ВЧ постоянно предоставляя демодулированные данные в пакет для обработки. Постоянная обработка пакетов позволяет выявлять пакеты с действительной информацией. Если действительный пакет определён (с верным адресом и корректным CRC) ему предоставляется свободное место в буфере RX FIFO. Если буфер RX FIFO полон, то полученный пакет отбрасывается.

Устройство PRX остается в режиме RX, пока микроконтроллера не переключит его в режим ожидания - I или режим энергосбережения.

В RX режиме сигнал обнаружения несущей (CD) всегда должен быть в наличии. CD бит устанавливается в высокий уровень, когда ВЧ сигнала приходит в приемную часть частотного канала. Внутренний CD сигнал фильтруется перед представлением в CD регистр. Радиочастотный сигнал должен присутствовать, по крайней мере, 128 мксек, прежде чем CD бит будет установлен в высокий уровень.

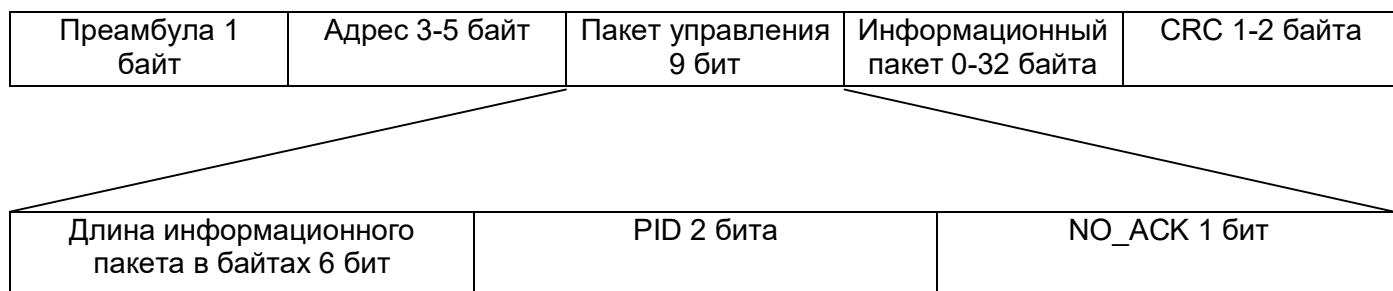
- Устройство в режиме PTX (PRIM_RX=0)

Устройство PTX будет вводить режим RX из TX режима, только при EN_AA=1 и NO_ACK=0 для получения подтверждения пакетов.

Обработка пакетов

Формат пакета

Пакет состоит из преамбулы, адреса, пакета управления, информационного пакета и CRC поля.



Преамбула

Преамбула представляет собой битовую последовательность, используемую для обнаружения уровней 0 и 1 в приемнике. Преамбула содержит один байт и является либо 01010101 или 10101010 последовательность. Если первый бит адреса равен 1, то в преамбуле автоматически устанавливается значение 10101010 и если первый бит адреса равен 0, то в преамбуле автоматически устанавливается 01010101. Это делается для обеспечения достаточного времени для перехода от преамбулы и для стабилизации приёмника.

Адрес

Это адрес канала приемника. Адрес гарантирует получение пакета целевым приемником. Поле адреса может быть настроено на длину от 3 до 5 байт битами AW регистра.

Устройство PRX может открыть до шести каналов данных для поддержки до шести устройств PTX с уникальными адресами. Все шесть PTX устройств обнаруживаются одновременно. В устройстве PRX каналы данных включаются битами в EN_RXADDR регистре. По умолчанию включены только каналы данных 0 и 1.

Каждый канал данных определяется адресом, который задаётся в регистре RX_ADDR_PX. Каждый канал может иметь до 5 байт настраиваемого адреса. Данные канала 0 имеют уникальный 5 байтный адрес. Каналы данных 1-5 имеют одинаковые 4 старших байта адреса. Младший байт адреса должен быть уникальным для всех 6 каналов.

Чтобы убедиться, что ACK от PRX передается на PTX правильно, контроллер PRX берёт канальные адресные данные, через который получен пакет и использует его в качестве адреса TX для передачи ACK пакета.

В устройстве PRX в регистре RX_ADDR_Pn определяемый канальный адрес должен быть уникальным. В PTX адрес TX_ADDR должен быть таким же, как RX_ADDR_P0 в PRX, и как канальный адрес, назначаемый каналу в PRX. Никакие другие каналы данных не могут получить данные, если в полном пакете получаемых данных канал не обнаружит свой адрес. Когда несколько PTX устройств одновременно передают информацию в PRX, ARD может использоваться для схода автоматической ретрансляции так, что они блокируют друг друга только один раз.

Пакет управления

Когда включена функция динамической длины информационного пакета, поле длины пакета содержит 6 бит данных определяющих эту длину, 2 бита PID поля (пакета идентификации) и, 1-битовый флаг NO_ACK.

- Длина информационного пакета

Это поле используется, только если включена функция динамической длины информационного пакета.

- PID

2 бита PID поля используются для определения, является ли полученный пакет новым или повторным. PID предотвращает передачу информационного пакета от устройства PRX к MCU более одного раза. PID поле увеличивается TX стороной для каждого нового пакета полученного через SPI. PID и CRC поля используются PRX устройством для определения, является ли пакет

новым или нет. Когда некоторые пакеты данных теряются при передаче, PID поля могут стать равными с последним полученным PID. Если пакет имеет тот же PID, как и предыдущий пакет, RFM73 сравнивает CRC суммы из обоих пакетов. Если CRC суммы также равны, последний полученный пакет будет считаться как копия, ранее полученного пакета и будет отброшен.

- **NO_ACK**

Флаг NO_ACK используется, только когда активна функция авто подтверждения. Установка флага в высокое состояние сообщает приемнику, что пакет не должен автоматически подтверждаться.

В устройстве PTX можно установить флаг NO_ACK бит в поле контрольного пакета при помощи команды W_TX_PAYLOAD_NOACK. Однако эта функция должна быть включена в FEATURE регистре с помощью установки EN_DYN_ACK бита. Когда используется эта опция, устройство PTX переходит непосредственно в режим ожидания - I после передачи пакета и PRX устройство не передаёт ACK при получении пакета.

Информационный пакет

Информационный пакет является пользовательским контентом. Он может быть длиной от 0 до 32 байт и передаётся в эфире, когда будет загружен в устройство.

В RFM73 предусмотрено два варианта обработки длины информационного пакета, статической и динамической длины. Статическую длину информационного пакета каждого из шести каналов данных можно настроить индивидуально.

По умолчанию используется статическая длина информационного пакета. Статическая длина всех пакетов между передатчиком и приемником должны иметь одинаковую длину. Статическая длина информационного пакета устанавливается в регистре RX_PW_Px. Длина информационного пакета для передатчика устанавливается количеством загружаемых байтов в буфер TX_FIFO и должно быть равно значению определённому в RX_PW_Px регистре на стороне приемника. Каждый канал может иметь свою собственную длину информационного пакета.

Динамическая длина информационного пакета (DPL) является альтернативой статической длине. DPL включает передатчик для отправки пакетов с переменной длиной на приемник. Это средство для систем с различной длиной информационного пакета, который не нужно масштабировать.

С DPL RFM73 может декодировать длину принятого информационного пакета автоматически, не используя RX_PW_Px регистры. МК может считать длину полученного пакета с помощью команды R_RX_PL_WID. Для использования DPL в FEATURE регистре EN_DPL бит должен быть установлен. В режиме RX регистр DYNPD должен быть установлен. В PTX устройстве для передачи в PRX с включенным DPL должен быть установлен DPL_P0 бит в регистре DYNPD.

Контрольная сумма

CRC является механизмом обнаружения ошибок в пакете. Количество байт в CRC определяется CRCO битом в CONFIG регистре. Это может быть либо 1 или 2 байта и рассчитывается по адресу, пакету управления и информационному пакету. Полиномом для 1 байта CRC является выражение $x^8 + x^2 + x + 1$. Первоначальное значение равно 0xFF. Полиномом для 2 байт CRC является выражение $x^{16} + x^{12} + x^5 + 1$. Начальное значение равно 0xFFFF. Пакет не принимается приёмной стороной, если CRC не совпадает.

Обработка пакетов

RFM73 использует пакетный режим для передачи и получения информации. Передатчик получает отсылаемую информацию в буфер TX_FIFO, автоматически собирает его в пакет и передает пакет в очень короткий период времени, со скоростью передачи данных 250 кБ/сек, 1 МБ/сек или 2 МБ/сек.

После передачи, если пакет в PTX имел установленный флаг NO_ACK, RFM73 устанавливает флаг TX_DS и выдаёт активный низкий уровень прерывания на выходе IRQ для МК. Если PTX отправляет пакет с ACK, то PTX должен получить подтверждение от PRX и затем установить флаг TX_DS для прерывания.

Приемник автоматически проверяет и дизассемблирует полученный пакет, если пакет действительный он будет оставлен в буфере RX_FIFO, установкой флага RX_DR выдаётся активный низкий уровень прерывания на выходе IRQ для микроконтроллера.

Если авто подтверждение включено (EN_AA=1), устройство PTX после передачи будет автоматически ждать подтверждения пакета, и повторно передавать оригинал пакета с задержкой ARD пока не получит подтверждения пакета или количество повторных передач превысит пороговое значение ARC. Если значение ARC превышено, RFM73 установит флаг MAX_RT и выдаст активный низкий уровень прерывания на выходе IRQ.

Два счетчика потери пакетов (ARC_CNT и PLOS_CNT) увеличиваются каждый раз, когда пакет потерян. В ARC_CNT подсчитывается количество повторных передач для текущей транзакции. В PLOS_CNT подсчитывается общее количество повторных передач после последнего изменения канала. ARC_CNT сбрасывается при инициализации новой транзакции. PLOS_CNT сбрасывается путём записи в регистр RF_CH. Эту информацию можно использовать в OBSERVE_TX регистре для общей оценки качества канала.

Устройство PTX будет ретранслировать, если его буфер RX FIFO полон и принятый пакет имеет ACK. В качестве альтернативы в устройстве PTX авто передачу можно задавать вручную, используя REUSE_TX_PL команду.

Если авто подтверждение включено, PRX устройство автоматически проверит NO_ACK поле в полученном пакете, и если NO_ACK=0, то будет автоматически отправляться подтверждение полученного пакета на устройство PTX. Если бит EN_ACK_PAY установлен, авто подтверждение пакетов также может быть включено в ожидании загрузки в TX FIFO.

Данные и интерфейс управления TX/RX FIFO

Буферы данных FIFO используются для хранения пакетов, которые должны быть переданы (TX FIFO) или пакеты, которые получены и готовы к чтению (RX FIFO). FIFO буферы доступны и используются как в PTX, так и PRX режимах. Существует три уровня 32 байтных FIFO для TX и RX, поддерживая для обоих режимов использование или не использование авто подтверждения до шести каналов.

- TX трёхуровневый 32 байтный FIFO
- RX трёхуровневый 32 байтный FIFO

Оба FIFO имеют контроллеры и доступны через SPI, используя специальные команды SPI. В TX FIFO в PRX могут храниться загруженные ACK пакеты от трех различных устройств PTX. Если TX FIFO содержит больше одного пакета для отправки в каналы, пакеты обрабатываются с использованием принципа: первый пришёл – первый вышел. TX FIFO в PRX блокируется, если в полученных пакетах адресованных каналов потеряна ссылка на PTX. В этом случае МК может очистить TX FIFO с помощью команды FLUSH_TX.

В RX FIFO в PRX могут содержаться пакеты с трёх различных устройств PTX, и в TX FIFO в PTX могут храниться до трех пакетов. Пакет в буфер TX FIFO может быть записан тремя командами, W_TX_PAYLOAD и W_TX_PAYLOAD_NO_ACK в PTX режиме и W_ACK_PAYLOAD в PRX режиме. Все три команды дают доступ к TX_PLD регистру.

Буфер RX FIFO может быть прочитан командой R_RX_PAYLOAD как в PTX, так и в PRX режимах. Эта команда дает доступ к регистру RX_PLD. Загруженный в TX FIFO пакет в режиме PTX не удаляется, если бит MAX_RT для IRQ установлен.

В FIFO_STATUS регистре можно сосчитать информацию о том, являются ли TX и RX FIFO полными или пустыми. TX_REUSE бит также доступен в FIFO_STATUS регистре. Бит TX_REUSE устанавливается SPI командой REUSE_TX_PL, и сбрасывается SPI командой W_TX_PAYLOAD или FLUSH_TX.

Прерывания

В RFM73 имеется вывод прерывания (IRQ) с активным низким уровнем, который активируется битами TX_DS, RX_DR или MAX_RT установленными в высокое состояние в STATUS регистре. IRQ вывод сбрасывается в лог.1 если МК пишет лог.1 в бит вызвавший прерывание в STATUS регистре. Маска прерывания в регистре CONFIG используется для выбора источников прерываний, чтобы разрешить прерывание на IRQ выводе. Путём установки в лог.1 битов маски отключается соответствующий источник прерываний. По умолчанию все источники прерывания включены.

Информация трёх бит в STATUS регистре обновляется во время перехода IRQ вывода с высокого на низкий уровень. Если STATUS регистр читается в ходе перехода вывода IRQ с высокого на низкий уровень, то данные канала могут быть недостоверными.

Интерфейс SPI

Команды SPI

Команды SPI приведены в таблице 2. Каждая новая команда должна быть загружена при переходе с высокого уровня на низкий уровень на входе CSN. Параллельно с SPI командой которая выводится на MOSI вывод, данные регистра STATUS сдвигаются поочередно на MISO вывод. Последовательный сдвиг команд SPI происходит в следующем формате:

- <Команда: от старшего бита к младшему биту (один байт)>

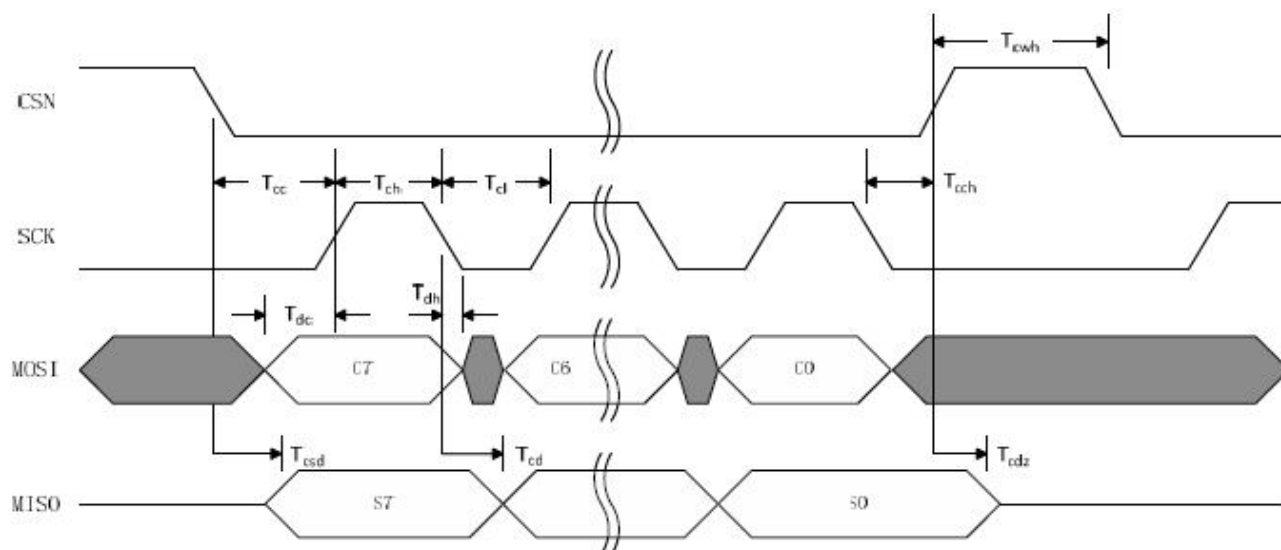
- <Данные: от младшего байта к старшему байту, старший бит в каждом байте первым> для всех регистров банка 0 и регистры с 9 по 14 банка 1.
- <Данные: от старшего байта к младшему байту, старший бит в каждом байте первым> для регистров с 0 по 8 банка 1.

Имя команды	Код команды двоичный	Данные	Описание команды
R_REGISTER	000A AAAA	Младшие 5 бит байта	Команда считывания регистров. AAAAA – адрес считываемого регистра.
W_REGISTER	001A AAAA	Младшие 5 бит байта	Команда записи в регистры. AAAAA – адрес записываемого регистра. Исполняется только в режиме пониженного энергопотребления или в режиме ожидания.
R_RX_PAYLOAD	0110 0001	От 1 до 32 байт, младший байт первый	Считывание из RX буфера 1 – 32 байта. Операции чтения всегда начинается с байта 0. Пакет удаляется из FIFO после его чтения. Используется в режиме RX.
W_TX_PAYLOAD	1010 0000	От 1 до 32 байт, младший байт первый	Запись в TX буфер 1 – 32 байта. Операция записи всегда начинается с байта 0.
FLUSH_TX	1110 0001	0	Очистка TX FIFO, используется в режиме TX.
FLUSH_RX	1110 0010	0	Очистка RX FIFO, используется в режиме RX. Не должна выполняться во время передачи подтверждения, то есть подтверждение пакета не будет завершено.
REUSE_TX_PL	1110 0011	0	Используется в устройствах PTX для повторного использования последнего переданного пакета. Пакет многократно передаётся пока вывод CE в высоком состоянии. В TX повторно использовать данные можно до использования команд W_TX_PAYLOAD или FLUSH TX. Повторное использование данных не должно быть активировано или деактивировано во время передачи пакета.
ACTIVATE	0101 0000	1 байт	<p>Эта команда записи, следующая с данными 0x73, активирует следующие функции:</p> <ul style="list-style-type: none"> • R_RX_PL_WID • W_ACK_PAYLOAD • W_TX_PAYLOAD_NOACK <p>Новая команда ACTIVATE с теми же данными снова деактивирует их. Эта команда исполняется только в режиме энергосбережения или ожидания. R_RX_PL_WID, W_ACK_PAYLOAD и W_TX_PAYLOAD_NOACK регистры функций изначально в отключенном состоянии, запись не имеет никакого эффекта, и читаются только нули на MISO выводе. Чтобы активировать эти регистры, используется команда ACTIVATE с последующими данными 0x73.</p>

			Тогда они могут быть доступны, как и любые другие регистры. Использование той же команды и данных снова отключит регистры. Эта команда с последующими данными 0x53 переключает реестр банков, и текущий банковский номер можно прочитать в регистре STATUS.
R_RX_PL_WID	0110 0000		Считывание размера принятого пакета в RX FIFO.
W_ACK_PAYLOAD	1010 1PPP	От 1 до 32 байт, младший байт первый	Используется в режиме RX. Записать пакет для передачи с ACK для приёма через канал PPP. (PPP должно быть в диапазоне от 000 до 101). Максимум три пакета с ACK может быть загружено. Загрузка пакетов для одного PPP осуществляется из принципа, первый пришёл – первый вышел. Количество записываемых пакетов: 1– 32 байта. Операция записи всегда начинается с байта 0.
W_TX_PAYLOAD_NOACK	1011 0000	От 1 до 32 байт, младший байт первый	Используется в режиме TX. Отключает AUTOACK на конкретном пакете.
NOP	1111 1111	0	Никаких операций не производит. Команда может быть использована для чтения регистра STATUS.

Примечание: Временные параметры SPI отображены для регистров банка 0 и регистров от 9 до 14 в банке 1. Для регистров от 0 до 8 в банке 1 обратный порядок передачи байт, от старшего байта до младшего байта.

Синхронизация SPI



Обозначение	Параметр	Мин.	Макс.	Ед. измерения
Tdc	Данные MOSI – SCK	10		нсек
Tdh	SCK – данные MOSI	20		нсек
Tcsd	CSN – данные MISO		38	нсек
Tcd	SCK – данные MISO		55	нсек
Tcl	Мин. время паузы SCK	40		нсек
Tch	Мин. время SCK	40		нсек
Fsck	Частота SCK	0	8	МГц
Tr, Tf	Длительность фронтов SCK		100	нсек

Tcc	CSN – SCK	2		нсек
Tcch	SCK – CSN	2		нсек
Tcwh	Время паузы CSN	50		нсек
Tcdz	CSN - MISO		38	нсек

Регистровая карта

Существует два реестра банков, которые можно переключать SPI командой ACTIVATE, с последующим байтом 0x53, состояние текущего банка может быть считано из регистра Bank0_STATUS.

Регистры банка 0

Адрес (Hex)	Мнемоника	Бит	Начальная величина	Доступ	Описание
00	CONFIG				Регистр конфигурации
	Резерв	7	0	Ч/З	Всегда только 0
	MASK_RX_DR	6	0	Ч/З	Маска прерываний вызванных RX_DR. 1: прерывание на IRQ запрещено. 0: прерывание на IRQ разрешено.
	MASK_TX_DS	5	0	Ч/З	Маска прерываний вызванных TX_DS. 1: прерывание на IRQ запрещено. 0: прерывание на IRQ разрешено.
	MASK_MAX_RT	4	0	Ч/З	Маска прерываний вызванных MAX_RT. 1: прерывание на IRQ запрещено. 0: прерывание на IRQ разрешено.
	EN_CRC	3	1	Ч/З	Включить CRC. Принудительная установка лог.1, если один из битов в EN_AA имеет высокий уровень.
	CRCO	2	0	Ч/З	Выбор длины CRC. 0: 1 байт. 1: 2 байта.
	PWR_UP	1	0	Ч/З	1: электропитание включено. 0: электропитание отключено
	PRIM_RX	0	0	Ч/З	Управление приём (RX)/передача (TX). 0: PTX. 1: PRX.
01	EN_AA				Включение функции авто подтверждения.
	Резерв	7:6	00	Ч/З	Всегда только 00
	ENAA_P5	5	1	Ч/З	Включить авто подтверждение данных канала 5
	ENAA_P4	4	1	Ч/З	Включить авто подтверждение данных канала 4
	ENAA_P3	3	1	Ч/З	Включить авто подтверждение данных канала 3
	ENAA_P2	2	1	Ч/З	Включить авто подтверждение данных канала 2
	ENAA_P1	1	1	Ч/З	Включить авто подтверждение данных канала 1
	ENAA_P0	0	1	Ч/З	Включить авто подтверждение данных канала 0
02	EN_RXADDR				Включение RX адресов.
	Резерв	7:6	00	Ч/З	Всегда только 00
	ERX_P5	5	0	Ч/З	Включить данные канала 5.
	ERX_P4	4	0	Ч/З	Включить данные канала 4.
	ERX_P3	3	0	Ч/З	Включить данные канала 3.
	ERX_P2	2	0	Ч/З	Включить данные канала 2.

	ERX_P1	1	1	Ч/3	Включить данные канала 1.
	ERX_P0	0	1	Ч/3	Включить данные канала 0.
03	SETUP_AW				Установка длины адреса (для всех каналов данных).
	Резерв	7:2	000000	Ч/3	Всегда только 000000
	AW	1:0	11	Ч/3	RX/TX длина адреса. 00: не используется. 01: 3 байта. 10: 4 байта. 11: 5 байт. Младший байт используется, если адрес меньше 5 байт.
04	SETUP_RETR				Настройка автоматической ретрансляции.
	ARD	7:4	0000	Ч/3	Задержка автоматической ретрансляции. 0000: задержка 250 мксек. 0001: задержка 500 мксек. 0010: задержка 750 мксек. 1111: задержка 4000 мксек. (Задержка определяется от конца передачи до начала следующей передачи).
	ARC	3:0	0011	Ч/3	Автоматический счёт ретрансляций при ошибке передачи. 0000: ретрансляция отключена. 0001 – 1111: число ретрансляций от 1 до 15.
05	RF_CH				ВЧ канал.
	Резерв	7	0	Ч/3	Всегда только 0
	RF_CH	6:0	0000010	Ч/3	Установка частоты канала.
06	RF_SETUP				Регистр установки ВЧ параметров.
	Резерв	7:6	00	Ч/3	Всегда только 00
	RF_DR_LOW	5	0	Ч/3	Установка эфирной скорости данных. Смотреть RF_DR_HIGH для кодирования.
	PLL_LOCK	4	0	Ч/3	Используется только для теста.
	RF_DR_HIGH	3	1	Ч/3	Установка эфирной скорости данных. Кодировка: RF_DR_LOW, RF_DR_HIGH: 00: 1 Мб/сек. 01: 2 Мб/сек (по умолчанию). 10: 250 кб/сек. 11: 2 Мб/сек.
	RF_PWR[1:0]	2:1	11	Ч/3	Установка выходной мощности в режиме TX. 00: - 10 дБм. 01: - 5 дБм. 10: 0 дБм. 11: 5 дБм.
	LNA_HCURR	0	1	Ч/3	Настройка усиления приёмника. 0: Низкое усиление – 20 дБ. 1: Высокое усиление.
07	STATUS				Регистр статуса (параллельно с SPI командой на выводе MOSI, регистр STATUS последовательно выводится на вывод MISO).
	RBANK	7	0	Ч	Индекс выбора регистров банка. Переключение банка осуществляется командой по интерфейсу SPI

					ACTIVATE с последующими данными 0x53. 0: Регистры банка 0. 1: Регистры банка 1.
	RX_DR	6	0	Ч/З	Бит индекса прерывания при получении новых данных в RX FIFO. Для сброса бита записать лог.1.
	TX_DS	5	0	Ч/З	Бит индекса прерывания при отправке данных из TX FIFO. Если AUTO_ACK активировано, этот бит устанавливается только при получении подтверждения. Для сброса бита записать лог.1.
	MAX_RT	4	0	Ч/З	Бит индекса прерывания при максимальном количестве TX ретрансляций. Для сброса бита записать лог.1.
	RX_P_NO	3:1	111	Ч	Номер канала данных, через который получены данные, доступные для чтения из буфера RX_FIFO. 000-101: номер канала. 110: не используется. 111: RX_FIFO пуст.
	TX_FULL	0	0	Ч	Флаг заполнения TX FIFO. 0: имеется доступное место в TX FIFO. 1: TX_FIFO полон.
08	OBSERVE_TX				Наблюдающий регистр передатчика.
	PLOS_CNT	7:4	0000	Ч	Счетчик потерянных пакетов. Счетчик защищён от переполнения до 15, и прекращает счёт при максимуме до сброса. Счетчик сбрасывается при записи в RF_CH.
	ARC_CNT	3:0	0000	Ч	Счётчик ретранслируемых пакетов. Счетчик сбрасывается при передаче нового пакета.
09	CD				
	Резерв	7:1	0000000	Ч	
	CD	0	0	Ч	Обнаружение несущей частоты.
0A	RX_ADDR_P0	39:0	0xE7E7E7E7E7	Ч/З	Приёмный адрес канала данных 0. Максимальная длина 5 байт. Младший байт записывается первым. Записать число байтов, определённых в регистре SETUP_AW.
0B	RX_ADDR_P1	39:0	0xC2C2C2C2C2	Ч/З	Приёмный адрес канала данных 1. Максимальная длина 5 байт. Младший байт записывается первым. Записать число байтов, определённых в регистре SETUP_AW.
0C	RX_ADDR_P2	7:0	0xC3	Ч/З	Приёмный адрес канала данных 2. Только младший байт, старшие байты равны RX_ADDR_P1[39:8].
0D	RX_ADDR_P3	7:0	0xC4	Ч/З	Приёмный адрес канала данных 3. Только младший байт, старшие байты равны RX_ADDR_P1[39:8].
0E	RX_ADDR_P4	7:0	0xC5	Ч/З	Приёмный адрес канала данных 4. Только младший байт, старшие байты равны RX_ADDR_P1[39:8].
0F	RX_ADDR_P5	7:0	0xC6	Ч/З	Приёмный адрес канала данных 5. Только младший байт, старшие байты равны RX_ADDR_P1[39:8].

10	TX_ADDR	39:0	0xE7E7E7E7E7	Ч/3	Адрес передатчика. Используется только устройством РТХ. Младший байт записывается первым. Адрес приёмного канала RX_ADDR_P0 равен этому адресу для авто подтверждения для устройства РТХ.
11	RX_PW_P0				
	Резерв	7:6	00	Ч/3	Всегда только 00
	RX_PW_P0	5:0	000000	Ч/3	Количество байт в RX пакете данных канала 0 (от 1 до 32 байт). 0: не используется. 1: 1 байт. 32: 32 байта.
12	RX_PW_P1				
	Резерв	7:6	00	Ч/3	Всегда только 00
	RX_PW_P1	5:0	000000	Ч/3	Количество байт в RX пакете данных канала 1 (от 1 до 32 байт). 0: не используется. 1: 1 байт. 32: 32 байта.
13	RX_PW_P2				
	Резерв	7:6	00	Ч/3	Всегда только 00
	RX_PW_P2	5:0	000000	Ч/3	Количество байт в RX пакете данных канала 2 (от 1 до 32 байт). 0: не используется. 1: 1 байт. 32: 32 байта.
14	RX_PW_P3				
	Резерв	7:6	00	Ч/3	Всегда только 00
	RX_PW_P3	5:0	000000	Ч/3	Количество байт в RX пакете данных канала 3 (от 1 до 32 байт). 0: не используется. 1: 1 байт. 32: 32 байта.
15	RX_PW_P4				
	Резерв	7:6	00	Ч/3	Всегда только 00
	RX_PW_P4	5:0	000000	Ч/3	Количество байт в RX пакете данных канала 4 (от 1 до 32 байт). 0: не используется. 1: 1 байт. 32: 32 байта.
16	RX_PW_P5				
	Резерв	7:6	00	Ч/3	Всегда только 00
	RX_PW_P5	5:0	000000	Ч/3	Количество байт в RX пакете данных канала 5 (от 1 до 32 байт). 0: не используется. 1: 1 байт. 32: 32 байта.
17	FIFO_STATUS				Регистра состояния FIFO.
	Резерв	7	0	Ч/3	Всегда только 00
	TX_REUSE	6	0	Ч	Повторное использование последнего пакета передаваемых данных, если бит установлен в лог.1. Пакет многократно ретранслируется пока CE в высоком состоянии.

					TX_REUSE устанавливается SPI командой REUSE_TX_PL, и сбрасывается SPI командой W_TX_PAYLOAD или FLUSH TX.
	TX_FULL	5	0	Ч	Флаг заполнения TX FIFO. 0: имеется доступное место в TX FIFO. 1: TX FIFO полон.
	TX_EMPTY	4	1	Ч	Флаг пустоты TX FIFO. 0: есть данные в TX FIFO. 1: TX FIFO пуст.
	Резерв	3:2	00	Ч/3	Всегда только 00
	RX_FULL	1	0	Ч	Флаг заполнения RX FIFO. 0: имеется доступное место в RX FIFO. 1: RX FIFO полон.
	RX_EMPTY	0	1	Ч	Флаг пустоты RX FIFO. 0: есть данные в RX FIFO. 1: RX FIFO пуст.
N/A	ACK_PLD	255:0	X	3	Запись отдельной SPI командой ACK пакета для канала данных PPP. Используется только в режиме RX. Ожидается максимум три ACK пакета. С одного канала PPP обработка будет с пакета пришедшего первым.
N/A	TX_PLD	255:0	X	3	Запись отдельной SPI командой TX данных в регистр 1 - 32 байта. Этот регистр реализуется в качестве FIFO с тремя уровнями. Используется только в режиме TX.
N/A	RX_PLD	255:0	X	Ч	Чтение отдельной SPI командой RX регистра данных 1 - 32 байта. Этот регистр реализуется как FIFO с тремя уровнями. Все RX каналы используют один FIFO.
1C	DYNPD				Включение динамической длины пакетов.
	Резерв	7:6	00	Ч/3	Всегда только 00
	DPL_P5	5	0	Ч/3	Включение динамической длины пакетов для канала данных 5. Требуется определения EN_DPL и ENAA_P5.
	DPL_P4	4	0	Ч/3	Включение динамической длины пакетов для канала данных 4. Требуется определения EN_DPL и ENAA_P4.
	DPL_P3	3	0	Ч/3	Включение динамической длины пакетов для канала данных 3. Требуется определения EN_DPL и ENAA_P3.
	DPL_P2	2	0	Ч/3	Включение динамической длины пакетов для канала данных 2. Требуется определения EN_DPL и ENAA_P2.
	DPL_P1	1	0	Ч/3	Включение динамической длины пакетов для канала данных 1. Требуется определения EN_DPL и ENAA_P1.
	DPL_P0	0	0	Ч/3	Включение динамической длины пакетов для канала данных 0. Требуется определения EN_DPL и ENAA_P0.
1D	FEATURE				Регистр функций
	Резерв	7:3	00000	Ч/3	Всегда только 00000
	EN_DPL	2	0	Ч/3	Разрешение динамической длины пакетов.
	EN_ACK_PAY	1	0	Ч/3	Разрешение пакетов с ACK.
	EN_DYN_ACK	0	0	Ч/3	Разрешение W_TX_PAYLOAD_NOACK команды.

Примечание: Не нужно делать запись в зарезервированные регистры и в регистры по неуказанным адресам в реестре банка 0.

Регистры банка 1

Адрес (Hex)	Мнемоника	Бит	Начальная величина	Доступ	Описание
00		31:0	0	3	Необходимо записать 0x404B01E2.
01		31:0	0	3	Необходимо записать 0xC04B0000.
02		31:0	0	3	Необходимо записать 0xD0FC8C02.
03		31:0	0x03001200	3	Необходимо записать 0x99003941.
04		31:0	0	3	Необходимо записать 0xD99E860B. Для режима с одной несущей: 0xD99E8621.
	RX_SEN	21	0	3	Чувствительность в режиме RX. 0: нормальный режим. 1: режим высокой чувствительности. (отличный от CD обнаружения).
	TX_PWR	20	1	3	Выходная мощность ВЧ в режиме TX. 0: низкая мощность (-30дБ). 1: нормальная мощность.
05		31:0	0	3	Необходимо записать 0x24067FA6.
	RSSI_TH	29:26	1001	3	RSSI порог для CD обнаружения. 1 Мб/сек, 250кб/сек: -91 дБм. 2 Мб/сек: -84 дБм.
	RSSI_EN	18	0	3	RSSI измерение: 0: разрешено. 1: запрещено.
06		31:0	0	3	Резерв
07		31:0	0	3	Резерв
	RBANK	7		Ч	Бит выбора банка. 0: Регистры банка 0. 1: Регистры банка 1.
08	Chip ID	31:0	0	Ч	Идентификатор чипа. 0x00000063 (RFM73)
09			0		Резерв
0A			0		Резерв
0B			0		Резерв
0C		31:0	0	3	Необходимо записать 0x05731200. Для режима 120 мксек 0x00731200.
		26:24	101		Время установления PLL (ФАПЧ). 101: 130 мксек. 000: 120 мксек.
		9	1		Режим совместимости. 0: статическая совместимость. 1: динамическая совместимость.
0D	NEW_FEATURE	31:0	0	3	Необходимо записать 0x0080B436.
0E	RAMP	87:0		3	Необходимо записать 0xFFEF7DF208082082041041.

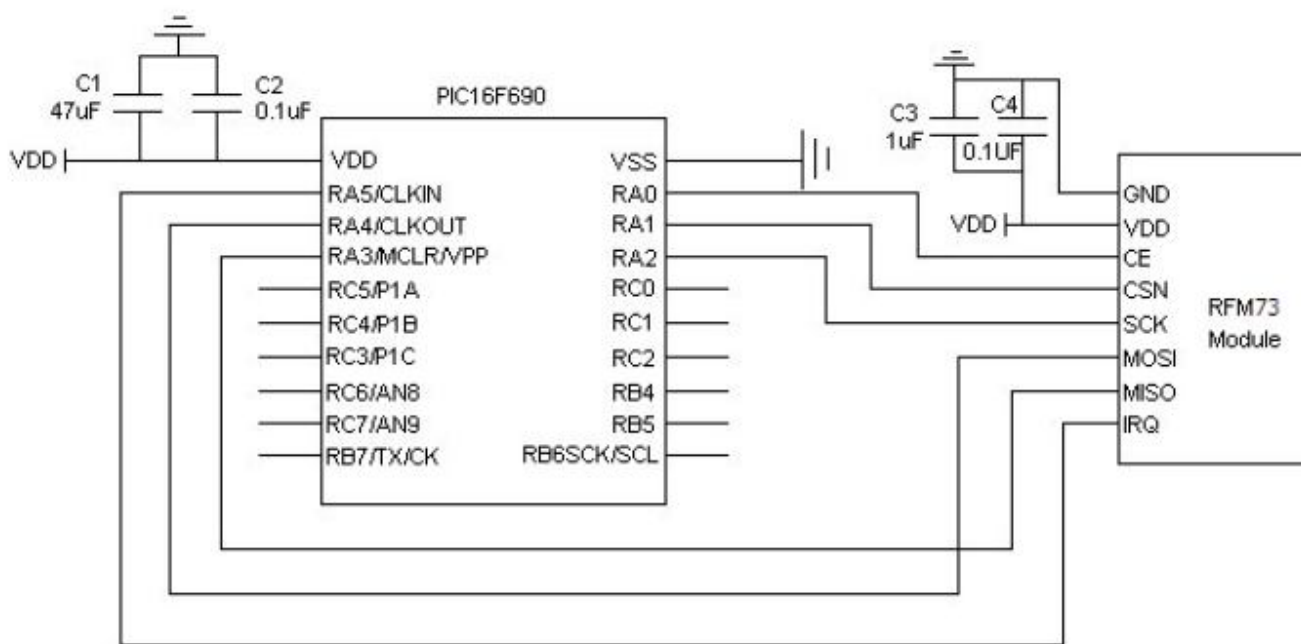
Примечание: Не нужно делать запись в зарезервированные регистры и в регистры по неуказанным адресам в реестре банка 1.

Электрические характеристики

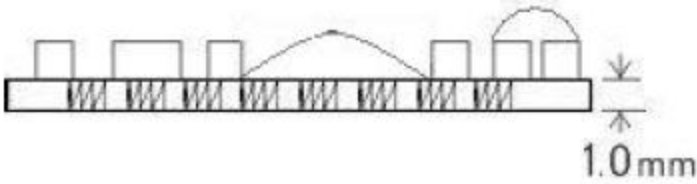
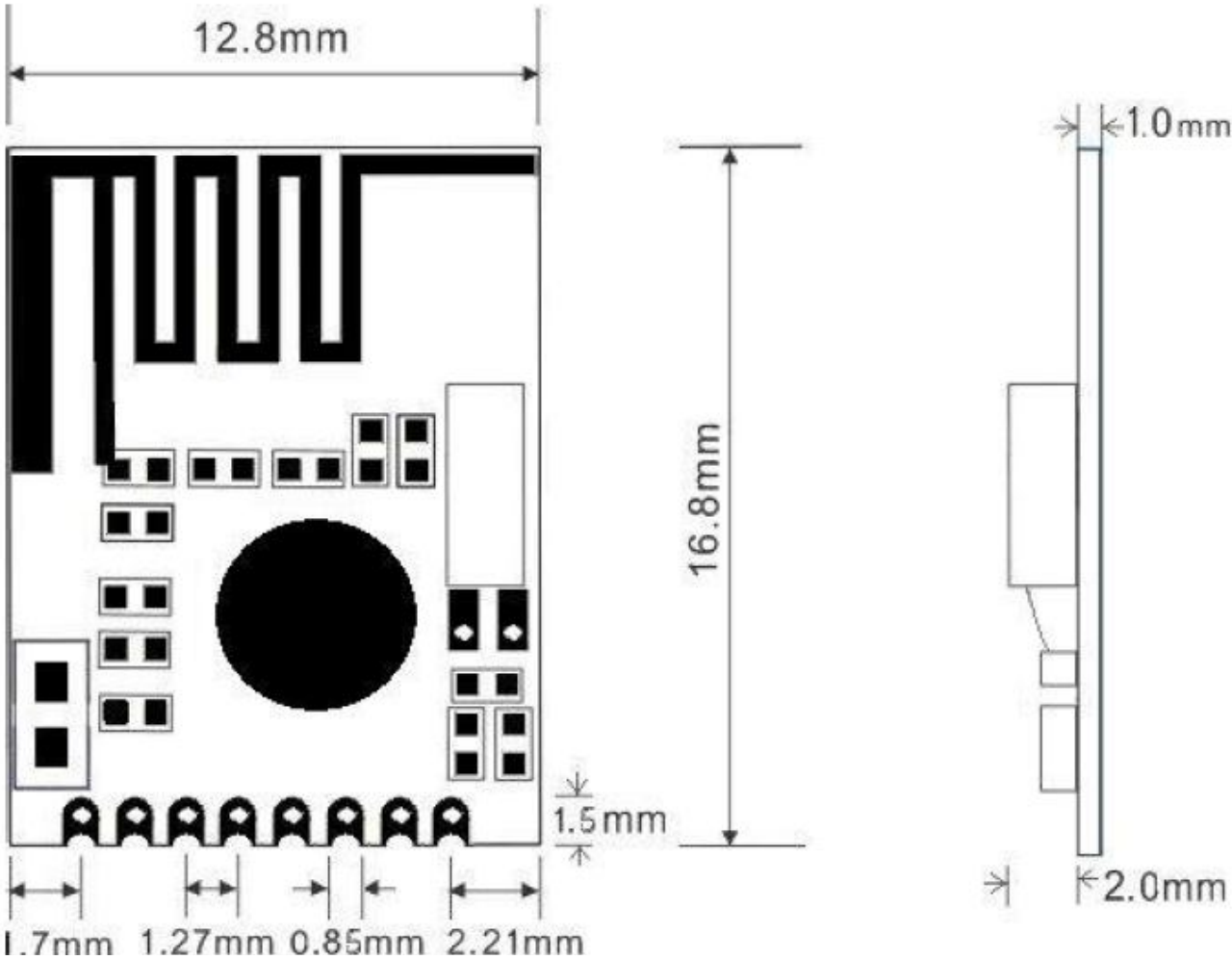
Имя	Параметр	Мин.	Тип.	Макс.	Ед.из.	Примечания
Рабочие параметры						
VDD	Напряжение электропитания	1,9	3,0	3,6	В	
TEMP	Температура	-40	+27	+85	°C	
Параметры цифровых входов						
VIH	Высокий уровень	0,7VDD		5,25	В	
VIL	Низкий уровень	VSS		0,3VDD	В	
Параметры цифровых выходов						
VOH	Высокий уровень (IOH=-0.25 мА)	VDD-0,3		VDD	В	
VOL	Низкий уровень (IOL=0.25 мА)	0		0,3	В	
Общие параметры						
IVDD	Ток в режиме пониженного энергопотребления		2,5		мкА	
IVDD	Ток в режиме ожидания - I		50		мкА	
IVDD	Ток в режиме ожидания - II		330		мкА	
Общие ВЧ параметры						
FOP	Рабочие частоты	2400		2527	МГц	
FXTAL	Частота кварцевого резонатора		16		МГц	
RFSK	Скорость эфирных данных	250		2000	Кб/сек	
Передатчик						
PRF	Выходная мощность	-40	0	5	дБм	
PBW	Модулированная ширина полосы по уровню 20 дБ (2 Мб/сек)		2,5		МГц	
PBW	Модулированная ширина полосы по уровню 20 дБ (1 Мб/сек)		1,3		МГц	
PBW	Модулированная ширина полосы по уровню 20 дБ (250 кб/сек)		960		кГц	
PRF1	Ослабление сигнала при выходе из полосы излучения на 2 МГц		-20		дБм	
PRF2	Ослабление сигнала при выходе из полосы излучения на 4 МГц		-40		дБм	
IVDD	Рабочий ток при выходной мощности -40 дБм		11		мА	
IVDD	Рабочий ток при выходной мощности -30 дБм		11		мА	
IVDD	Рабочий ток при выходной мощности -25 дБм		12		мА	
IVDD	Рабочий ток при выходной мощности -10 дБм		13		мА	
IVDD	Рабочий ток при выходной мощности -5 дБм		15		мА	
IVDD	Рабочий ток при выходной мощности 0 дБм		17		мА	
IVDD	Рабочий ток при выходной мощности 5 дБм		23		мА	
Приёмник						
IVDD	Рабочий ток (2 Мб/сек)		22		мА	
IVDD	Рабочий ток (1 Мб/сек)		22		мА	
IVDD	Рабочий ток (250 кб/сек)		22		мА	
Max Input	1 E-3 BER (максимальный входной сигнал)		10		дБм	
RXSENS	1 E-3 BER чувствительность при 2 Мб/сек		-87		дБм	Режим высокой чувствительности
RXSENS	1 E-3 BER чувствительность при 1 Мб/сек		-90		дБм	Режим высокой

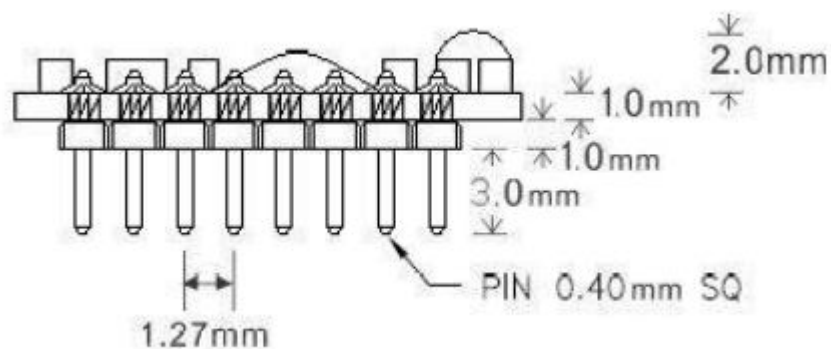
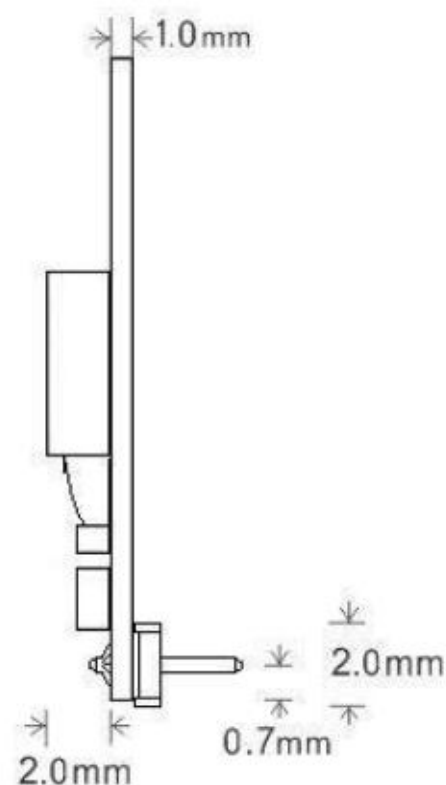
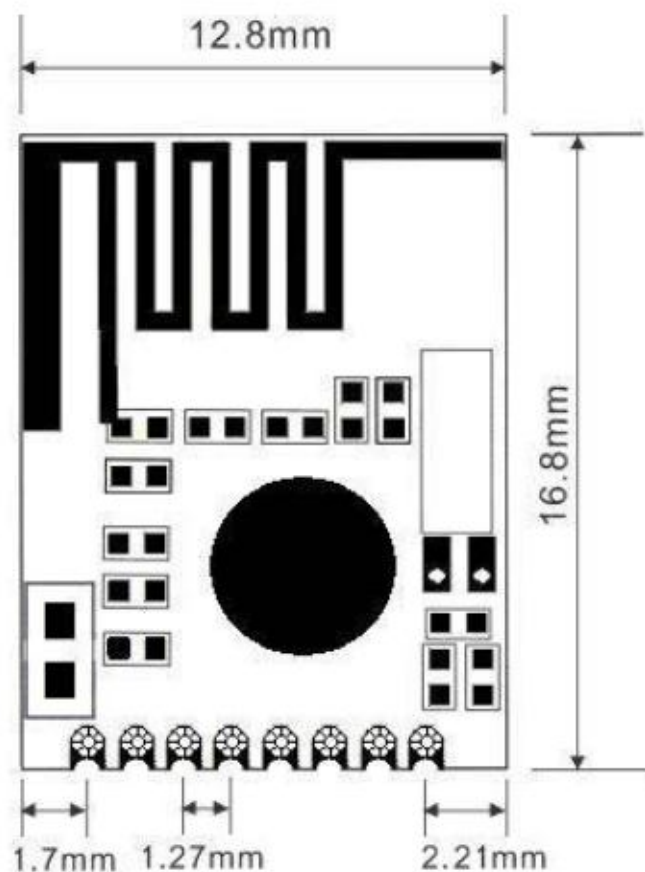
						чувствительности
RXSENS	1 E-3 BER чувствительность при 250 кб/сек		-97		дБм	Режим высокой чувствительности
C/ICO	Со-канала C/I (2 Мб/сек)		3		дБ	
C/I1ST	ACS C/I 2 МГц (2 Мб/сек)		-5		дБ	
C/I2ND	ACS C/I 4 МГц (2 Мб/сек)		-25		дБ	
C/I3RD	ACS C/I 6 МГц (2 Мб/сек)		-25		дБ	
C/ICO	Со-канала C/I (1 Мб/сек)		3		дБ	
C/I1ST	ACS C/I 1 МГц (1 Мб/сек)		4		дБ	
C/I2ND	ACS C/I 2 МГц (1 Мб/сек)		-20		дБ	
C/I3RD	ACS C/I 3 МГц (1 Мб/сек)		-25		дБ	
C/ICO	Со-канала C/I (250 кб/сек)		1		дБ	
C/I1ST	ACS C/I 1 МГц (250 кб/сек)		-11		дБ	
C/I2ND	ACS C/I 2 МГц (250 кб/сек)		-15		дБ	
C/I3RD	ACS C/I 3 МГц (250 кб/сек)		-28		дБ	

Схема типового применения



Конструктивная информация





Информация для заказа

Part number	Package
RFM73-S	SMD
RFM73-D	DIP

Контактная информация

<p>HOPE MICROELECTRONICS CO.,LTD Add: 2/F, Building 3, Pingshan Private Enterprise Science and Technology Park, Lishan Road, XiLi Town, Nanshan District, Shenzhen, Guangdong, China Tel: 86-755-82973805 Fax: 86-755-82973550 Email: sales@hoperf.com Website: http://www.hoperf.com http://www.hoperf.cn</p>	<p>This document may contain preliminary information and is subject to change by Hope Microelectronics without notice. Hope Microelectronics assumes no responsibility or liability for any use of the information contained herein. Nothing in this document shall operate as an express or implied license or indemnity under the intellectual property rights of Hope Microelectronics or third parties. The products described in this document are not intended for use in implantation or other direct life support applications where malfunction may result in the direct physical harm or injury to persons. NO WARRANTIES OF ANY KIND, INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTIES OF MECHANICALITY OR FITNESS FOR A PARTICULAR PURPOSE, ARE OFFERED IN THIS DOCUMENT.</p> <p>©2006, HOPE MICROELECTRONICS CO.,LTD. All rights reserved.</p>
---	--